



DOCKET NO: 202142US2CONT

IN THE UNITED STATES PATENT & TRADEMARK OFFICE

IN RE APPLICATION OF :  
SHUICHI FUJIWARA, ET AL. : EXAMINER: DHARIA, PRABODH M.  
SERIAL NO: 09/770,415 : GROUP ART UNIT: 2673  
**ALLOWED: JANUARY 12, 2006** : (APPN. FILED: JANUARY 29, 2001)  
FOR: PROJECTION DISPLAY :  
APPARATUS :

**PETITION FOR CONSIDERATION UNDER 37 C.F.R. § 1.181(a)(3)**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

This is a Petition pursuant to 37 C.F.R. § 1.181(a)(3) requesting that the Examiner notify Applicants of proper consideration of the Information Disclosure Statement (IDS) that was filed on January 18, 2006.

STATEMENT OF FACTS

On January 18, 2006, Applicants filed an IDS pursuant to 37 C.F.R. § 1.97. This filing is clearly documented by the attached copies of the IDS papers filed, including the Form PTO1449, and by the attached copy of the associated filing receipt (date-stamped "JAN 18 2006" by the U.S.P.T.O.), indicating the filing thereof.

The PTO has not yet responded to this IDS filing by supplying Applicants with an Examiner-initialed copy of the Form PTO 1449 filed on January 18, 2006.

POINT FOR REVIEW


The point for review is why Applicants have not been provided a copy of the above-noted Form PTO 1449 filed January 18, 2006, properly initialed by the Examiner in correspondence with the rules.

ACTION REQUESTED

In light of the above, it is respectfully requested that the Examiner provide Applicants a copy of the above-noted Form PTO 1449 filed on January 18, 2006, properly initialed by the Examiner in correspondence with the rules.

Respectfully submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.



Gregory J. Maier  
Registration No. 25,599  
Attorney of Record

Customer Number

**22850**

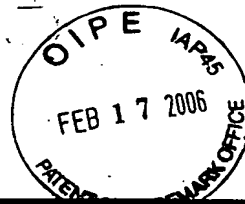
Tel: (703) 413-3000  
Fax: (703) 413 -2220  
(OSMMN 08/03)

Raymond F. Cardillo, Jr.  
Registration No. 40,440

GJM/RFC/LS:pch

I:\ATTY\LS\205\202142US\202142US-COMMENTS ON STATEMENT OF REASONS FOR ALLOWANCE.DOC

COURTESY  
COPY



OSMM&N File No. 202142US2CONT

Dept.: E/M

By: GJM/LS/nec

Serial No. 09/770,415

In the matter of the Application of: Shuichi FUJIWARA, et al.

For: PROJECTION DISPLAY APPARATUS

**Due Date: January 18, 2006**

The following has been received in the U.S. Patent Office on the date stamped hereon.

- Credit Card Form for \$180.00
- Dep. Acct. Order Form
- Information Disclosure Statement
- PTO-1449
- Cited References 2



Docket No. 202142US2CONT



COURTESY  
COPY



TFW

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Shuichi FUJIWARA, et al.

SERIAL NO: 09/770,415

GAU: 2673

FILED: January 29, 2001 RCE FILED: December 19, 2005  
ALLOWED: January 12, 2006

EXAMINER: Dharia, Prabodh M.

FOR: PROJECTION DISPLAY APPARATUS

**INFORMATION DISCLOSURE STATEMENT UNDER 37 CFR 1.97**

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

Applicant(s) wish to disclose the following information.

**REFERENCES**

- ☒ The applicant(s) wish to make of record the attached partial English translations of JP62-163478 and JP4-258099. Both references were previously cited and submitted in an Information Disclosure Statement filed December 19, 2005 for this application. Copies of the listed references are attached, where required, as are either statements of relevancy or any readily available English translations of pertinent portions of any non-English language references.
- ☒ A check or credit card payment form is attached in the amount required under 37 CFR §1.17(p).

**RELATED CASES**

- ☐ Attached is a list of applicant's pending application(s), published application(s) or issued patent(s) which may be related to the present application. In accordance with the waiver of 37 CFR 1.98 dated September 21, 2004, copies of the cited pending applications are not provided. Cited published and/or issued patents, if any, are listed on the attached PTO form 1449.
- ☐ A check or credit card payment form is attached in the amount required under 37 CFR §1.17(p).

**CERTIFICATION**

- ☒ Each item of information contained in this information disclosure statement was first cited in any communication from a foreign patent office in a counterpart foreign application not more than three months prior to the filing of this statement.
- ☐ No item of information contained in this information disclosure statement was cited in a communication from a foreign patent office in a counterpart foreign application or, to the knowledge of the undersigned, having made reasonable inquiry, was known to any individual designated in 37 CFR §1.56(c) more than three months prior to the filing of this statement.

**DEPOSIT ACCOUNT**

- ☒ Please charge any additional fees for the papers being filed herewith and for which no check or credit card payment is enclosed herewith, or credit any overpayment to deposit account number 15-0030. A duplicate copy of this sheet is enclosed.

Respectfully submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Gregory J. Maier

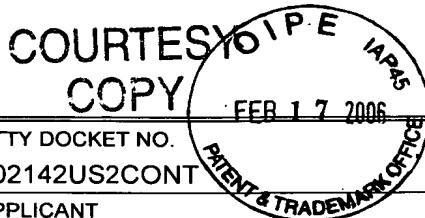
Registration No. 25,599

Customer Number

**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 05/03)  
I:\ATTY\LS\205\202142US\202142US IDS TRANSMITTAL.DOC

Raymond F. Cardillo, Jr.  
Registration No. 40,440



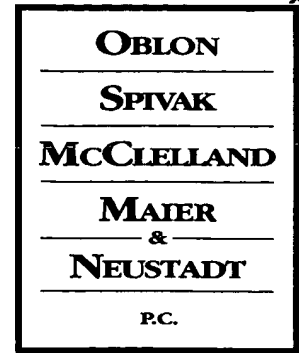
Form PTO 1449 (Modified)		U.S. DEPARTMENT OF COMMERCE PATENT AND TRADEMARK OFFICE		ATTY DOCKET NO. 202142US2CONT		SERIAL NO. 09/770,415	
LIST OF REFERENCES CITED BY APPLICANT				APPLICANT Shuichi FUJIWARA, et al.		Date ALLOWED: January 12, 2006	
				RCE FILED: 12-19-05	(APPLICATION FILING DATE) January 29, 2001	GROUP 2673	
U.S. PATENT DOCUMENTS							
EXAMINER INITIAL		DOCUMENT NUMBER	DATE	NAME	CLASS	SUB CLASS	FILING DATE IF APPROPRIATE
	AA						
	AB						
	AC						
	AD						
	AE						
	AF						
	AG						
	AH						
	AI						
	AJ						
	AK						
	AL						
	AM						
	AN						
FOREIGN PATENT DOCUMENTS							
		DOCUMENT NUMBER	DATE	COUNTRY	TRANSLATION YES NO		
	AO	JP 62-163478	20 Jul 1987	JAPAN (partial English translation)			x
	AP	JP 04-258099	14 Sep 1992	JAPAN (partial English translation)			x
	AQ						
	AR						
	AS						
	AT						
	AU						
	AV						
OTHER REFERENCES (Including Author, Title, Date, Pertinent Pages, etc.)							
	AW						
	AX						
	AY						
	AZ						<input type="checkbox"/> Additional References sheet(s) attached
Examiner					Date Considered		
*Examiner: Initial if reference is considered, whether or not citation is in conformance with MPEP 609; Draw line through citation if not in conformance and not considered. Include copy of this form with next communication to applicant.							

DATE ALLOWED: January 12, 2006

Docket No.: 202142US2CONT



COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313



ATTORNEYS AT LAW

GREGORY J. MAIER  
(703) 413-3000  
GMAIER@OBLON.COM

RAYMOND F. CARDILLO, JR.  
(703) 413-3000  
RCARDILLO@OBLON.COM

RE: Application Serial No.: 09/770,415  
Applicants: Shuichi FUJIWARA, et al.  
Filing Date: January 29, 2001  
For: PROJECTION DISPLAY APPARATUS  
Group Art Unit: 2673  
Examiner: DHARIA, Prabodh M.

SIR:

Attached hereto for filing are the following papers:

**COMMENTS ON STATEMENT OF REASONS FOR ALLOWANCE**  
**PETITION FOR CONSIDERATION UNDER 37 C.F.R. § 1.181(a)(3)**  
**COPY of INFORMATION DISCLOSURE STATEMENT** (originally filed January 18, 2006)  
**COPY of PTO FORM 1449** (originally filed January 18, 2006)  
**COPY of FILING RECEIPT** (date-stamped January 18, 2006)  
**2 Cited References** (originally filed January 18, 2006)

Our check in the amount of \$0.00 is attached covering any required fees. In the event any variance exists between the amount enclosed and the Patent Office charges for filing the above-noted documents, including any fees required under 37 C.F.R. 1.136 for any necessary Extension of Time to make the filing of the attached documents timely, please charge or credit the difference to our Deposit Account No. 15-0030. Further, if these papers are not considered timely filed, then a petition is hereby made under 37 C.F.R. 1.136 for the necessary extension of time. A duplicate copy of this sheet is enclosed.

Respectfully submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
\_\_\_\_\_  
Gregory J. Maier

Registration No. 25,599

Customer Number

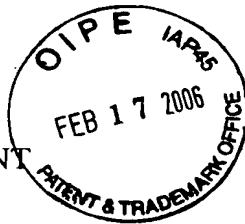
**22850**

(703) 413-3000 (phone)  
(703) 413-2220 (fax)

I:\ATTY\LS\20s\202142US\202142US PTO CVR\LTR.DOC

Raymond F. Cardillo, Jr.  
Registration No. 40,440

DOCKET NO: 202142US2CONT



IN THE UNITED STATES PATENT & TRADEMARK OFFICE

IN RE APPLICATION OF :  
SHUICHI FUJIWARA, ET AL. : EXAMINER: DHARIA, PRABODH M.  
SERIAL NO: 09/770,415 : GROUP ART UNIT: 2673  
**ALLOWED: JANUARY 12, 2006** : (APPN. FILED: JANUARY 29, 2001)  
FOR: PROJECTION DISPLAY :  
APPARATUS

COMMENTS ON STATEMENT OF REASONS FOR ALLOWANCE

COMMISSIONER FOR PATENTS  
ALEXANDRIA, VIRGINIA 22313

SIR:

The Examiner's statement of reasons for allowance included at pages 2 and 3 of the Notice of Allowability mailed January 12, 2006, characterizes the invention in terms of "the projection display apparatus having a communication interface controlled by a controller with an external device communicating to projection display device via the I/O ports has a storage section and controlling portion a controlling section configured to, in response to an initialization signal input through the first communication port, and the second communication port adapted to be connected to an additional projection display apparatus a controlling section configured to, in response to an initialization signal input through the first communication port, store ID information in the storage section regarding an identity of the projection display apparatus based on the initialization signal, update the initialization signal into the storage section, according to a predetermined rule and transmit updated initialization signal through the second communication port, the control section further configured to, in response to a command input through the first communication port, determine whether or not

the command is directed to itself as a projection display apparatus of interest, based on address information included in the command and the ID information included stored in the storage section, and the control section is further configured to carry out a processing specified by command if the command is directed to itself as projection display apparatus of interest.” However, Applicants respectfully assert that the statement includes typographical errors, such that the statement is not fully understood. Further, Applicants respectfully assert that neither independent Claim 1 nor independent Claim 11 recites “a communication interface,” “a controller,” “I/O ports,” “a controlling portion,” “a controlling section,” and “update the initialization signal into the storage section,” and therefore also do not recite the stated functions of these features. Further, independent Claim 11 does not recite “a storage section.” Therefore, the statement mischaracterizes the invention in unduly narrow terms inconsistent with the actual claim language.

Accordingly, Applicants respectfully assert that the Examiner’s statement of reasons allowance is understood not to apply to independent Claims 1 and 11, as well as the claims depending therefrom.

Respectfully submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.



Gregory J. Maier

Registration No. 25,599

Attorney of Record

Customer Number

**22850**

Tel: (703) 413-3000  
Fax: (703) 413 -2220  
(OSMMN 08/03)

Raymond F. Cardillo, Jr.  
Registration No. 40,440

GJM/RFC/LS:pch

I:\ATTY\LS\2005\202142US\202142US-COMMENTS ON STATEMENT OF REASONS FOR ALLOWANCE.DOC





JP4-258099

[0017] A variety of commands are set in advance. To give some examples, as to the power on/off command, 「PON:POWER ON」 and 「POF:POWER OFF」 respectively represent power ON and power OFF states. As to input switch-over, 「IN1」 represents VIDEO input, and 「IN2」 represents a Y/C signal. As to operation mode switch-over, 「CM1」 represents white balance adjustment-1. As to the switching between a normal mode and an adjustment mode, 「AJY:ADJUST YES」 and 「AJN: ADJUST NO」 respectively represent the adjustment mode and normal mode.

コードの設定コマンドであるとき当該識別コードを取込んだのち後段側へのデータ転送を指示する信号を出力するコントローラと、前記バッファアンプの出力信号とコントローラからの指示信号との論理積をとるANDゲートとANDゲートの出力信号を出力するバッファアンプとを備えて構成される。

【0010】

【作用】請求項1記載の発明によれば、制御手段は、コンピュータから送信されるシリアルコマンドデータがシリーズ接続された被制御装置に対する識別コードの設定コマンドであるとき、その識別コードを当該被制御装置に設定する。次いで転送手段は、後段側へのデータ転送を行う。

【0011】請求項2記載の発明によれば、バッファアンプはコンピュータから送信されるシリアルコマンドデータを受けてその出力信号をコントローラおよびANDゲートの一方の入力端に出力する。コントローラはシリアルコマンドデータを受信し、そのデータが自己の被制御装置に対する識別コード設定コマンドであるとき、その識別コードを取込むとともに、ANDゲートに後段側へのデータ転送を許す信号を出力する。ANDゲートは、この転送を許す信号を受けてバッファアンプからのシリアルコマンドデータを通送させる。通送したシリアルコマンドデータはバッファアンプを介して後段側の被制御装置に転送される。

【0012】

【実施例】次に、本発明の好適な実施例を図面に基いて説明する。

【0013】図1に本発明の一実施例を示す。図1に示すように、コンピュータ1にはRS-232C等の通信線6-1およびD-19ケーブル等の通信線6-2を介して複数の表示ユニットU1~U4が直列に接続されている。

【0014】表示ユニットU1には、入力端子INから入力された送信データの信号レベルを増幅するためのバッファアンプ2と入力ポート9から入力される送信データに基づいて当該表示ユニットU1を統括的にコントロールするためのマイクロプロセッサからなるコントローラ5と、コントローラ5から出力される転送解除信号Aによりバッファアンプ2から出力される送信データの転送制御を行うANDゲート3と、ANDゲート3から出力される送信データを増幅して出力端子OUTに出力するバッファアンプ4と、を備えている。

【0015】上記構成は表示ユニットU2~U4についても全く同様であり、各表示ユニットU2~U4もバッファアンプ2、ANDゲート3、バッファアンプ4、コントローラ5を有している。

【0016】以上の制御システムにおいて、送信データの通信方式は、例えばRS-232Cであり、データ形式はスタートビットに2ビット、データビットに5By-

te、およびストップビットに3ビットが割り当てられる。図2に通信フォーマットの例を示す。先頭にデータの先頭を示すSTX（スタート送信）コード、次に送信先である表示ユニットU1~U4を示すIDコード、次に制御内容を示すコマンドデータ、最後にデータの終りを示すETX（エンド送信）コードが配列される。コマンドデータは図2(b)、(c)に示すようにつづけて、最大3つまで送信可能である。IDコードは、0~9の数字、ABCDおよび\*の組合せからなる2文字で構成される。そして自己の表示ユニットを示すIDコードの他に\*を組合せたIDコードが有効となる。例えば、ID="3A"のととき有効となるIDコードは、"3A"、"\*A"、"3\*"、"\*\*"である。

【0017】コマンドの例としては、電源のON/OFF命令について、電源ONの場合は「PON:POWER.ON」、電源OFFの場合は「POFF:POWER.OFF」、入力切替について、V.I.D.E.Oの入力の場合は「IN1」、Y/C信号の場合は「IN2」、動作モード切替についてアボットバランス調整の場合は「CM1」、通常モードと調整モードの切替について調整モードは「AJY:ADJUST.YES」、通常モードは「AJN:ADJUST.NO」のように予め設定される。

【0018】さて、本発明において用いられる通信データは、制御システムを接続（あるいは増設）したときの各表示ユニットU1~U4にIDコードを割り当てる際のイニシャライズのためのデータである。そのシリアルデータフォーマットの例を図3に示す。図3において、IDは設定すべき各表示ユニットU1~U4に対応するIDコードを表し、例えば、表示ユニットU1のIDコードが「11」であればID="11"であり、表示ユニットU2のIDコードが「12」であればID="12"というように設定される。コマンドは、IDコード設定命令を意味するデータであり、この場合例えば「IDS:ID.SET」で表現される。また、IDコードを各表示ユニットU1~U4に設定する場合、予め各表示ユニットU1~U4に付されたIDコードをクリアする必要があるため、そのためのコマンドとしては例えば「IDC:ID.CLEAR」が用いられる。

【0019】次に、各表示ユニットU1~U4にIDコードを設定するイニシャライズ動作について説明する。図4に示すように、表示ユニットU1にID=1-1、表示ユニットU2にID=1-2、表示ユニットU3にID=2-1、表示ユニットU4にID=2-2をそれぞれ設定する場合を例にして説明する。この場合、コンピュータ1から送信されるシリアルデータは、時系列で、最初に各表示ユニットU1~U4のIDコードをクリアするための「\*IDC」→「11:IDS」→「12:IDS」→「21:IDS」→「22:IDS」の順で送信される。「\*IDC」は全表示ユニットU1~U4に共通の

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-258099

(43)Date of publication of application : 14.09.1992

(51)Int.Cl.

H04Q 9/00  
G06F 13/38  
H04L 12/28  
H04Q 9/00

(21)Application number : 03-041182

(71)Applicant : PIONEER ELECTRON CORP

(22)Date of filing : 12.02.1991

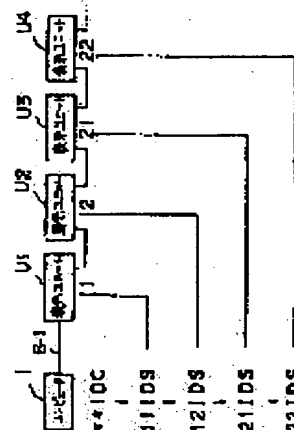
(72)Inventor : TOKUI SATORU

## (54) DATA TRANSFER CONTROLLER

### (57)Abstract:

**PURPOSE:** To expand the system by allowing each controlled device to fetch a 1st identification code, to recognize it to be its own identification code and to transfer a succeeding identification code to a post-stage controlled device sequentially.

**CONSTITUTION:** An identification (ID) code of each of display units V1-V4 is cleared by using a command '\*\*IDC' and an 'IDS' command for initializing from a computer 1 is sent sequentially and an ID code is automatically fetched and to set by the units V1-V4 succeedingly. As a result, the ID code is set by setting a command from the computer 1 without need for each individual ID code setting switch and each ROM for each of the units V1-V4.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-258099

(43) 公開日 平成4年(1992)9月14日

(51) Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 Q 9/00	3 6 1	7060-5K		
G 0 6 F 13/38	3 1 0 B	7052-5B		
H 0 4 L 12/28				
H 0 4 Q 9/00	3 0 1 E	7060-5K 8948-5K		
			H 0 4 L 11/00	3 1 0 A
			審査請求 未請求 請求項の数2 (全 6 頁)	

(21) 出願番号 特願平3-41182

(22) 出願日 平成3年(1991)2月12日

(71) 出願人 000005016

バイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者 徳井 悟

東京都大田区大森西4丁目15番5号 バイ

オニア株式会社大森工場内

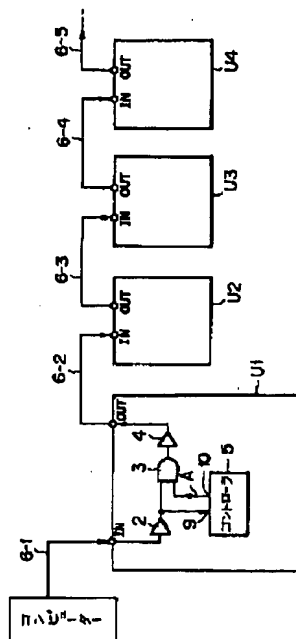
(74) 代理人 弁理士 石川 泰男 (外1名)

(54) 【発明の名称】 データ転送制御装置

(57) 【要約】

【目的】 特別な構成機器を必要とせずシステムの拡張を容易にする。

【構成】 コンピュータから送信されるシリアルコマンドデータによって制御される複数の被制御装置のデータ転送制御装置であって、前記シリアルコマンドデータが前記シリーズ接続された被制御装置に対する識別コードの設定コマンドであるとき、当該識別コードを当該被制御装置に設定したのち、後段側へのデータ伝送を行う転送手段を有して構成される。



1

## 【特許請求の範囲】

【請求項1】 コンピュータから送信されるシリアルコマンドデータによって制御される複数の被制御装置のデータ転送制御装置であって、前記シリアルコマンドデータが前記シリーズ接続された被制御装置に対する識別コードの設定コマンドであるとき、当該識別コードを当該被制御装置に設定したのち、後段側へのデータ伝送を行う転送手段を有することを特徴とするデータ転送制御装置。

【請求項2】 コンピュータから送信されるシリアルコマンドデータによって制御される複数の被制御装置のデータ転送制御装置であって、前記シリアルコマンドデータを入力するバッファアンプと、その出力信号を受けて当該シリアルコマンドデータがシリーズ接続された前記被制御装置に対する識別コードの設定コマンドであるとき当該識別コードを取込んだのち後段側へのデータ転送を指示する信号を出力するコントローラと、前記バッファアンプの出力信号とコントローラからの指示信号との論理積をとるANDゲートとANDゲートの出力信号を出力するバッファアンプとを具備することを特徴とするデータ転送制御装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、複数の被制御機器をコンピュータからのシリアルデータの送信により制御する制御システムに係り、特に、プロジェクションTVからなる表示ユニットを複数組合せて構成される表示システムの制御に好適な制御システムに関する。

## 【0002】

【従来の技術】 コンピュータからシリアルデータを複数の被制御機器、例えばプロジェクションTVを用いた表示ユニットU1～U4に送信して制御する場合の通信ネットワークの従来例として次の2つの例が挙げられる。

【0003】 第1の例は、図7に示すように、コンピュータ1と各表示ユニットU1～U4との間に分配器7を介在させ、コンピュータ1からの送信データを分配器7により送信先を選択して表示ユニットU1～U4のいずれかに分配するように制御していた。表示ユニットU1～U4の選択は、送信データ中に含まれた表示ユニットU1～U4を示す識別コード（以下、IDコードという。）を分配器7が解説することで行なわれる。その後、識別コードに続くデータは例えば表示ユニットU1に取込まれ、表示ユニットU1はそのデータに従って、画像の輝度や色の調整が行われる。

【0004】 第2の例は、図8に示すように、コンピュータ1と各表示ユニットU1～U4をバス8で接続し、予め各表示ユニットU1～U4に固有のIDコードを割当てて設定しておき、コンピュータ1からの送信データに含まれるIDコードを各表示ユニットU1～U4側で解説し、自己の表示ユニット宛の送信データである場合

2

にその送信データを取込むよう制御していた。この場合、各表示ユニットU1～U4には自己のIDコードを設定し、記憶するための設定スイッチやROM等のメモリが必要である。

## 【0005】

【発明が解決しようとする課題】 上記第1の例（図7）によれば、ネットワークの構成上、表示ユニットU1～U4を選択するための分配器7が必要であり、構成機器が多くなる。システムの拡張性の面からは、1つの分配器7によって分配可能な表示ユニットの数に限度があるため、表示ユニットの増設に際しては分配器の増設を必要とし、システムを拡張しにくい問題がある。特に最近では、縦9×横12個の合計108個もの表示ユニットを用いる大型の表示システムが用いられる場合があり、このような多数のユニット構成ではシリアルデータの送信に困難が伴う。

【0006】 上記第2の例（図8）によれば、各表示ユニットU1～U4にIDコードを設定するための設定スイッチやIDコードを記憶させておくためのROM等のハードウェアを各表示ユニットU1～U4のそれぞれに設けておく必要があり、構成機器の増大を避け得ない。また、バス形式を採るため、コンピュータ1から遠くなるほど信号の減衰量が大きくなって、配線長に限度が生じ、このことは、やはり、表示ユニットの増設に一定の限界を生ぜしめることとなる。さらに、各表示ユニットU1～U4にはそれぞれ固有のIDコードを割当てる必要があるが、表示ユニットを増設する場合、例えば表示ユニットを縦横に組合せて一つの大画面を構成するような場合、その位置によって全体的にIDコードを再設定あるいは変更する必要が生じる。その場合に各表示ユニットU1～U4のIDコードを個々に再設定する手間が必要となる。

【0007】 したがって、本発明の目的は、特別な構成機器を必要とせず、システムの拡張が容易な制御システムを提供することにある。

## 【0008】

【課題を解決するための手段】 上記課題を解決するために、請求項1記載の発明によれば、コンピュータから送信されるシリアルコマンドデータによって制御される複数の被制御装置のデータ転送制御装置であって、前記シリアルコマンドデータが前記シリーズ接続された被制御装置に対する識別コードの設定コマンドであるとき、当該識別コードを当該被制御装置に設定したのち、後段側へのデータ伝送を行う転送手段を有して構成される。

【0009】 請求項2記載の発明によれば、コンピュータから送信されるシリアルコマンドデータによって制御される複数の被制御装置のデータ転送制御装置であって、前記シリアルコマンドデータを入力するバッファアンプと、その出力信号を受けて当該シリアルコマンドデータがシリーズ接続された前記被制御装置に対する識別

3

コードの設定コマンドであるとき当該識別コードを取込んだのち後段側へのデータ転送を指示する信号を出力するコントローラと、前記バッファアンプの出力信号とコントローラからの指示信号との論理積をとるANDゲートとANDゲートの出力信号を出力するバッファアンプとを備えて構成される。

【0010】

【作用】請求項1記載の発明によれば、制御手段は、コンピュータから送信されるシリアルコマンドデータがシリーズ接続された被制御装置に対する識別コードの設定コマンドであるとき、その識別コードを当該被制御装置に設定する。次いで転送手段は、後段側へのデータ転送を行う。

【0011】請求項2記載の発明によれば、バッファアンプはコンピュータから送信されるシリアルコマンドデータを受けてその出力信号をコントローラおよびANDゲートの一方の入力端に出力する。コントローラはシリアルコマンドデータを受信し、そのデータが自己の被制御装置に対する識別コード設定コマンドであるとき、その識別コードを取込むとともに、ANDゲートに後段側へのデータ転送を許する信号を出力する。ANDゲートは、この転送を許する信号を受けてバッファからのシリアルコマンドデータを通過させる。通過したシリアルコマンドデータはバッファアンプを介して後段側の被制御装置に転送される。

【0012】

【実施例】次に、本発明の好適な実施例を図面に基づいて説明する。

【0013】図1に本発明の一実施例を示す。図1に示すように、コンピュータ1にはRS-232C等の通信線6-1およびDINケーブル等の通信線6-2~6-5を介して複数の表示ユニットU1~U4が直列に接続されている。

【0014】表示ユニットU1には、入力端子INから入力された送信データの信号レベルを増幅するためのバッファアンプ2と入力ポート9から入力される送信データに基づいて当該表示ユニットU1を統括的にコントロールするためのマイクロプロセッサからなるコントローラ5と、コントローラ5から出力される転送解除信号Aによりバッファアンプ2から出力される送信データの転送制御を行うANDゲート3と、ANDゲート3から出力される送信データを増幅して出力端子OUTに出力するバッファアンプ4と、を備えている。

【0015】上記構成は表示ユニットU2~U4についても全く同様であり、各表示ユニットU2~U4もバッファアンプ2、ANDゲート3、バッファアンプ4、コントローラ5を有している。

【0016】以上の制御システムにおいて、送信データの通信方式は、例えばRS-232Cであり、データ形式はスタートビットに2ビット、データビットに5 By

4

te、およびストップビットに3ビットが割当てられる。図2に通信フォーマットの例を示す。先頭にデータの先頭を示すSTX（スタート送信）コード、次に送信先である表示ユニットU1~U4を示すIDコード、次に制御内容を示すコマンドデータ、最後にデータの終りを示すETX（エンド送信）コードが配置される。コマンドデータは図2（b）、（c）に示すようにつづけて最大3つまで送信可能である。IDコードは、0~9の数字、ABCDEFおよび\*の組合せからなる2文字で構成される。そして自己の表示ユニットを示すIDコードの他に\*を組合せたIDコードが有効となる。例えば、ID=「3A」のとき有効となるIDコードは、「3A」、「\*A」、「3\*」、「\*\*」である。

【0017】コマンドの例としては、電源のON/OFF命令について、電源ONの場合は「PON: POWER ON」、電源OFFの場合は「POF: POWER OFF」、入力切替について、VIDEOの入力の場合は「IN1」、Y/C信号の場合は「IN2」、動作モード切替についてホワトバランス調整-1の場合は「CM1」通常モードと調整モードの切替について調整モードは「AJY: ADJUST YES」、通常モードは「AJN: ADJUST NO」のように予め設定される。

【0018】さて、本発明において用いられる通信データは、制御システムを設置（あるいは増設）したときの各表示ユニットU1~U4にIDコードを割当てる際のイニシャライズのためのデータである。そのシリアルデータフォーマットの例を図3に示す。図3において、1dは設定すべき各表示ユニットU1~U4に対応するIDコードを表し、例えば、表示ユニットU1のIDコードが「11」であれば1d=「11」であり、表示ユニットU2のIDコードが「12」であれば1d=「12」というように設定される。コマンドは、IDコード設定命令を意味するデータであり、この場合例えば「IDS: ID SET」で表現される。また、IDコードを各表示ユニットU1~U4に設定する場合、予め各表示ユニットU1~U4に付されたIDコードをクリアする必要があるため、そのためのコマンドとしては例えば「IDC: ID CLEAR」が用いられる。

【0019】次に、各表示ユニットU1~U4にIDコードを設定するイニシャライズ動作について説明する。図4に示すように、表示ユニットU1にID=11、表示ユニットU2にID=12、表示ユニットU3にID=21、表示ユニットU4にID=22をそれぞれ設定する場合を例にして説明する。この場合、コンピュータ1から送信されるシリアルデータは、時系列で、最初に各表示ユニットU1~U4のIDコードをクリアするための「\*\*IDC」→「11IDS」→「12IDS」→「21IDS」→「22IDS」の順で送信される。

「\*\*IDC」は全表示ユニットU1~U4に共通のコ

5

マンドであり、各表示ユニットU1～U4が解読可能なように、各表示ユニットU1～U4内のコントローラ5にプログラミングされている。そして、「\*\*」は全表示ユニットを示す符号であるので、全表示ユニットのIDコードがクリアされる。しかるに、IDコードがクリアされることにより全表示ユニットのそれぞれのコントローラ5の制御ポート10は全て「L」となる。

【0020】各表示ユニットU1～U4のコントローラ5では、図5に示すアルゴリズムを実行する。まず、シリアルデータが送信されると、IDコードがセットされているか否かを判断する(ステップ100)。このとき、イニシャライズ動作であるから、判断結果は「NO」であり、処理はステップ103に進む。ステップ103では、送信されたシリアルデータが「IDセットコマンド」であるか否かを判断する。このときイニシャライズ動作であるから判断結果は「YES」であり、送信されたコマンドのidを自己のIDコードとして設定する。例えば、最初の表示ユニットU1の場合、コマンドは「11IDS」であれば、当該表示ユニットU1の自己IDコードは11であると認識し、そのID=11をコントローラ5内のメモリに格納し、以後はこの「11」というIDコードが通信データに含まれていた場合に、その通信データが示すコマンドに従って表示ユニットU1を制御することになる。表示ユニットU1に対するIDコードの設定が終了すると、コントローラ5は制御ポート10から論理レベル「H」の転送解除信号AをANDゲート3に出力する(ステップ105)。すると、ANDゲート3は入力条件が満たされるので、ゲートを開き、次に送られてくるコマンド「12IDS」を制御ポート10を介して後段の表示ユニットU2に転送する。

【0021】表示ユニット2では上記同様に、ステップ100→ステップ103→ステップ04のルートで「12」のIDコードを取込んだのち、コントローラ5から「H」レベルの転送解除信号Aを出力し、次のコマンド「21IDS」を表示ユニットU3に転送する。

【0022】このように、IDコードの設定は動作するが、その前提として図6のイニシャライズ時のフローチャートについて説明する。自己の表示ユニットに対するIDコードがセットされるまで制御ポート10の論理を「L」にしておき、自己のIDコードのセット完了時点で後段側に位置する表示ユニットにシリアルデータを転送する。なお、イニシャライズ動作時以外の場合は、図5において、IDコードはすでにセットされているからステップ100(YES)→ステップ101→ステップ102の経路で必要なコマンドが処理される。この場合のコマンドは、例えば、前述の例でいえば、電源ONを示す「PON」や動作モード切替えの「CM-1」等である。

【0023】このように、まず、各表示ユニットU1～

6

U4のIDコードを「\*\*IDC」のコマンドによりクリアしておき、以後はコンピュータ1からのイニシャライズのための「IDS」コマンドを順次送信することにより、各表示ユニットU1～U4側において自動的にIDコードを取込んで設定する。その結果、従来のような分配器を必要とせず、また各表示ユニットU1～U4ごとに個別のIDコード設定スイッチやROMを必要とせず、コンピュータ1からのコマンドの設定のみで(換言すれば、プログラム処理のみで)、IDコードを設定することができる。したがって表示ユニットを増設した場合のIDコードの設定が容易であり、システムの拡張に自由度をもたせることが可能である。

【0024】

【発明の効果】以上の通り、本発明によれば、各被制御装置のそれぞれが最初の識別コードを取込んでそのコードを自己の識別コードと認識したのち、次にくる識別コードを順次後段側の被制御装置に転送ゲートを介して転送するようにしたので、従来のような特別の装置を用いることなくシステムの拡張が可能となる。

【0025】各表示ユニットには入力側と出力側にバッファアンプが設けられているので通信線の配線長が長くなっても信号レベルの減衰を防止でき、誤動作を招くことなくシステムの拡張が可能である。

【0026】また、このように、シリアルデータを送信できるので、何本もの並列配線を必要とするバスとは異なり、例えば2本のツイストペア線でデータを送信することができ、また、各表示ユニットをカスケード接続することができるので装置構成の簡素化が可能となる。

【図面の簡単な説明】

【図1】本発明の実施例を示すブロック図である。

【図2】シリアルデータの通信フォーマット例を示す説明図である。

【図3】IDコマンドデータのフォーマット例を示す説明図である。

【図4】イニシャライズ時のIDコマンドの送信状態を示す説明図である。

【図5】IDセッTLルーチンのフローチャートである。

【図6】イニシャライズルーチンのフローチャートである。

【図7】従来の制御システムの第1の例を示すブロック図である。

【図8】従来の制御システムの第2の例を示すブロック図である。

【符号の説明】

- 1…コンピュータ
- 2…バッファアンプ
- 3…ANDゲート
- 4…バッファアンプ
- 5…コントローラ
- 6-1～6-5…通信線

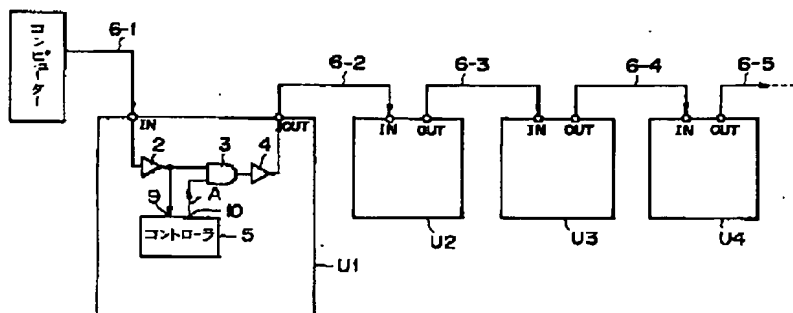


7…分配器  
8…バス  
9…入力ポート  
10…制御ポート  
A…転送解除信号

IN…入力端子  
OUT…出力端子  
U1～U4…表示ユニット  
D…通信データ

【図1】

【図3】



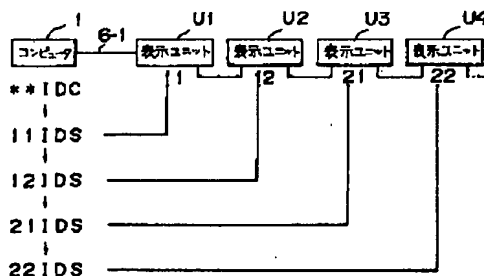
【図2】

【図4】

(a) STX (02h) ID (2Byte) コマンド (3Byte) ETX (03h)

(b) STX ID コマンド コマンド コマンド ETX

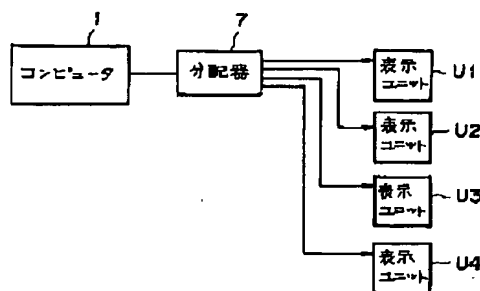
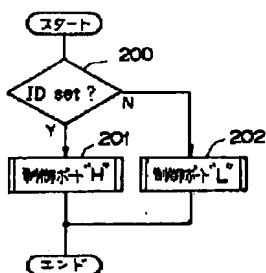
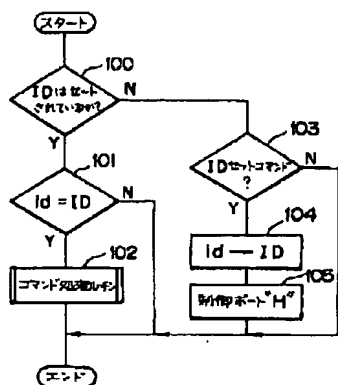
(c) STX ID コマンド コマンド コマンド ETX



【図7】

【図5】

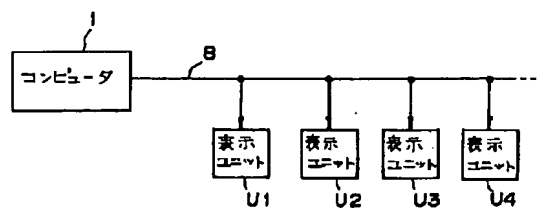
【図6】



(6)

特開平4-258099

【図8】



## BEST AVAILABLE COPY

JP62-163478

### G<sub>5</sub> ID Number Allocation Procedure

Next, the procedure for allocating an ID number to each decoder is described below with reference to Figs. 10 and 11. First, a program starts at step (1), and at step (2), a decoder (3A) checks if a data sequence for the ID number allocation as illustrated in Fig. 10 is received from a controller (1). At step (3), the decoder (3A) determines whether the information sent from the controller (1) is the data sequence for the ID number allocation thereto, and if not, the program goes to step (4) and exits from this routine. If the information is the data sequence for the ID number allocation, the decoder (3A) stores the ID number included in the data sequence as its own ID number, and initialization is carried out.

Next, the decoder (3A) increments its own ID number by one at step (5), and outputs the value to an AUX port as the ID number of a decoder (3B) at the next stage, and the program exits from the routine at step (6).

In the same manner, the decoder (3B) stores the ID number given by the decoder (3A) as its own ID number, and initialization is carried out. The decoder (3B) increments its own ID number by one, and outputs the value to the AUX port as the ID number of a decoder (3C) at the next stage. The same routine is sequentially repeated for decoders (3D) through (3I), and an ID number is finally allocated to all of the decoders (3A) through (3I).

特開明62-163478 (6)

C、I-D番号の割り付け  
次に各デコードにI-D番号を割り付ける手順を第10図及び第11図を参照して説明する。まず、ステップ(イ)でプログラム開始し、ステップ(ロ)でデコード(3A)はコントローラ10より第10図に示すようなI-D割り付けのデータシーケンスが送られているかをチェックする。ステップ(ハ)でデコード(3A)はコントローラ10より送出されてくる信号がI-D割り付けデータシーケンスか否かを判断し、そうでなければステップ(ニ)に進んでプログラムを終了し、そうであれば当該デコードシーケンスに含まれるI-D番号を自己のI-D番号として記憶保存する。そして初期設定される。  
次にデコード(3A)はステップ(ホ)で自己のI-D番号を1ラインリタクトとして次のデコード(3B)のI-D番号としてAUXポートに出力し、ステップ(ニ)にてプログラムを終了する。同時にデコード(3B)はデコード(3A)より供給されたI-D番号を自己のI-D番号として記憶保存し、初期設定される。そしてデコード(3B)は

自己のI-D番号を1ラインリタクトとして次のデコード(3C)のI-D番号としてAUXポートに出力する。以下(3D)～(3I)に付いても同様の動作が順次行われ、全てのデコード(3A)～(3I)に対するI-D番号の割り付けが終了する。

#### G、外部同期

次に各デコードに外部同期をかける場合、つまりコントローラ10からの同期制御信号によりデコード(3A)～(3I)を一斉に駆動させる場合を第12図及び第13図を参照して説明する。第12図はコントローラ10の動作で、第13図はデコード(3A)～(3I)の動作である。まず、ステップ(イ)でプログラム開始し、ステップ(ロ)でコントローラ10はI/Oインターフェース(TSP)から出力される同期制御信号を一方のレベル例えばローレベルとする。次にステップ(ハ)でコントローラ10はデコード(3A)～(3I)に対して全てのデータを送る。ステップ(ニ)でコントローラ10は全てのデータ送信完了後にI/Oインターフェース

(15)から出力される同期制御信号を他方のレベル例えばハイレベルにする。ステップ(ホ)でプログラムを終了する。

一方、デコード(3A)～(3I)は各々ステップ(イ)でプログラム開始し、ステップ(ロ)でCOMポートよりデータを受信する。ステップ(ハ)で受信データを受信ポートに出力する。ステップ(ニ)でコントローラ10のI/Oインターフェース(TSP)より各デコードのI/Oインターフェース(TSP)に供給されている同期制御信号がハイレベルか否かを判断し、ハイレベルでなければならぬローレベルであればステップ(ロ)へ戻り、ハイレベルであればステップ(ホ)に進んでデータをデコード開始する。ステップ(ハ)で、データ終了か否かを判断し、データ終了でなければステップ(ニ)へ戻り、データ終了であればステップ(ド)に進んでプログラムを終了する。

つまり、デコード(3A)～(3I)はコントローラ10からの同期制御信号がローレベルの間はデータを取り込むだけでデコードは行われず、同期制

御信号がハイレベルになると一斉にデコード開始する。

#### G、フローコントロール

次に直列接続されたデコードのデータのオーバーフローが検出されたら、前段のデコードに対してデータ出力の停止を命令するフローコントロールの手順を第14図及び第15図を参照して説明する。まず、第14図においてコントローラ10はCOMポート及びAUXポートに対してデータRAM(12)上に夫々送信バッファT-C及び受信バッファR-Cと送信バッファT-A及び受信バッファR-Aを有しており、これはAUXポート側の送信バッファT-A及び受信バッファR-Aのみを有している。また、各デコードもCOMポート及びAUXポートに対してデータRAM(12)上に夫々送信バッファT-C及び受信バッファR-Cと送信バッファT-A及び受信バッファR-Aを有している。そして、コントローラ10のAUXポートの送信バッファT-Aのデータはデコード(3A)のCOMポートの受信

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-163478

(43)Date of publication of application : 20.07.1987

(51)Int.Cl.

H04N 5/68  
G09G 1/00

(21)Application number : 61-004760

(71)Applicant : SONY CORP

(22)Date of filing : 13.01.1986

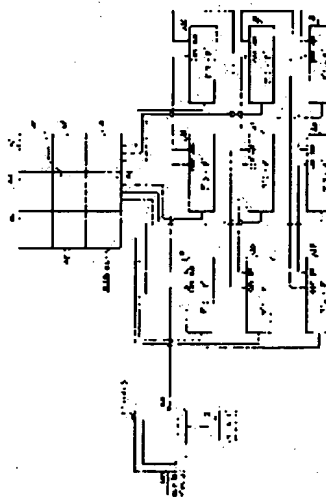
(72)Inventor : NAKAGAWA YUTAKA  
SUGA RYOICHI  
WATANABE YOSHIMI

## (54) VIDEO TEX DISPLAY DEVICE

### (57)Abstract:

**PURPOSE:** To realize easily a one-plane large picture of a video tex image by constituting the titled device so that information from an information generating means is decoded by plural pieces of decoders which have been connected in series, and displayed by plural pieces of corresponding indicators.

**CONSTITUTION:** A controller 1 being an information generating means generates information, based on a data from the inside or the outside. Plural pieces of decoders 3A~3I which have been connected in a series relation to each other decode the information from the controller 1 by the decoder. Plural pieces of indicators 4A~4I which have been provided in accordance with plural pieces of decoders 3A~3I receive and display an output from each decoder. According to such a constitution, an enlarged or reduced display can be executed, and especially, a one-plane large picture can be realized easily.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-163478

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)7月20日

H 04 N 5/68  
G 09 G 1/00

C-7245-5C  
7923-5C

審査請求 未請求 発明の数 1 (全10頁)

⑮ 発明の名称 ビデオテックス表示装置

⑯ 特 願 昭61-4760

⑰ 出 願 昭61(1986)1月13日

⑱ 発 明 者	中 川 裕	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	須 賀 良 一	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑱ 発 明 者	渡 辺 好 美	東京都品川区北品川6丁目7番35号	ソニー株式会社内
⑲ 出 願 人	ソニー株式会社	東京都品川区北品川6丁目7番35号	
⑳ 代 理 人	弁理士 伊藤 貞	外1名	

明 細 書

発明の名称 ビデオテックス表示装置

特許請求の範囲

内部または外部からのデータに基づいて情報を発生する情報発生手段と、

該情報発生手段に対して直列の關係に配された複数個のデコーダと、

該複数個のデコーダに対応して夫々設けられた複数個の表示器とを備え、

該複数個の表示器により一面大画面を得るようにしたことを特徴とするビデオテックス表示装置。

発明の詳細な説明

以下の順序で本発明を説明する。

A 産業上の利用分野

B 発明の概要

C 従来の技術

D 発明が解決しようとする問題点

E 問題点を解決するための手段(第1図)

F 作用

G 実施例

G<sub>1</sub> 回路構成 (第1図～第3図)

G<sub>2</sub> 画面の拡大縮小表示 (第4図、第5図)

G<sub>3</sub> 拡大データ変換 (第6図、第7図)

G<sub>4</sub> ベゼル補正 (第8図、第9図)

G<sub>5</sub> ID番号の割付け (第10図、第11図)

G<sub>6</sub> 外部同期 (第12図、第13図)

G<sub>7</sub> フローコントロール (第14図、第15図)

H 発明の効果

A 産業上の利用分野

この発明は、ビデオテックス情報に基づいて複数個の表示器により一面大画面を得る場合等に用いて好適なビデオテックス表示装置に関する。

B 発明の概要

この発明は、内部または外部からのデータに基づいて情報を発生する情報発生手段に対して直列の關係に複数個のデコーダを配すると共にこれ等のデコーダに対応して複数個の表示器を設け、これ等の複数個の表示器により一面大画面を得るよ

うにしたものである。

### C 従来の技術

最近デパート、ショッピングセンタ、駅のコンコース、ショー会場等で集客の為、マルチスクリーンシステムが多数見られる。これ等のマルチスクリーンシステムは、一般的にデジタイザや複数のVTR、ディスプレイ等を用い、単一のアナログビデオ信号を取り込み、この取り込んだアナログビデオ信号をデジタル処理し、更に複数のアナログビデオ信号に変換して夫々複数のディスプレイに入力してやるようにしている。

### D 発明が解決しようとする問題点

ところが上述の如き従来のシステムの場合、複数のVTRやディスプレイ特に高価なデジタイザを用いる必要があるので高価となり、また、ディスプレイ情報の更新に対してもビデオを撮り直し等で時間がかかる等の欠点があった。

この発明は斯る点に鑑みてなされたもので、複

を設ける。

そして情報発生手段からの情報を複数のデコーダでデコードして対応する表示器に表示することにより拡大縮小表示が可能であり、特に一面大画面を得ることができる。

### G 実施例

以下、この発明の一実施例を第1図～第15図に基づいて詳しく説明する。

### G1 回路構成

第1図は本実施例の全体の構成を示すもので、同図において、(1)は内部または外部からのデータに基づいて情報を発生する情報発生手段としてのコントローラであって、キーボード(2)や図示せずプリンタ等が接続されている。コントローラ(1)は通信(COMMUNICATION,以下COMと云う)ポート及び補助(AUXILIARY,以下、AUXと云う)ポートを有し、COMポートに内/外部からのデータベースを受けて信号処理を行った後AUXポー

数個の表示器を用いて容易に一面大画面を得ることができる安価なビデオテックス表示装置を提供するものである。

### E 問題点を解決するための手段

この発明によるビデオテックス表示装置は、内部または外部からのデータに基づいて情報を発生する情報発生手段(1)と、この情報発生手段(1)に対して直列の關係に配された複数のデコーダ(3A)～(3I)と、これ等複数のデコーダ(3A)～(3I)に対応して夫々設けられた複数の表示器(4A)～(4I)とを備え、これ等複数の表示器(4A)～(4I)により一面大画面を得るように構成している。

### F 作用

情報発生手段としてのコントローラ(1)に対して互いに直列の關係に複数のデコーダ(3A)～(3I)を設けると共にこれ等の複数のデコーダ(3A)～(3I)に対応して表示器(4A)～(4I)

トより送信する。

コントローラ(1)に対して互いに直列の關係に複数の例え9個のデコーダ(3A)～(3I)が設けられ、各デコーダ(3A)～(3I)はCOMポート、AUXポートを有する。デコーダ(3A)のCOMポートはコントローラ(1)のAUXポートと相互接続され、デコーダ(3A)のAUXポートはデコーダ(3B)のCOMポートと相互接続され、デコーダ(3B)のAUXポートはデコーダ(3C)のCOMポートと相互接続され、デコーダ(3C)のAUXポートはデコーダ(3D)のCOMポートと相互接続され、以下同様に相互接続され、実質的にコントローラ(1)から最後のデコーダ(3I)まで直列關係に接続され、各COMポート及びAUXポート間で双方向伝送できるようになされている。

また、デコーダ(3A)～(3I)に対応して表示器(4A)～(4I)が設けられ、これ等の表示器(4A)～(4I)には夫々デコーダ(3A)～(3I)の出力が供給される。つまり、こゝでは $m \times n$ の画面構成を一例として $3 \times 3$ (9個)の表示器



(4A) ~ (4I) を用いて形成する場合である。

コントローラ(II)としては例えば第2図に示すような構成のものが考えられる。すなわち同図において、(10)は中央処理装置(以下、CPUと云う)であって、このCPU(10)に対して、システムROM(11)、ワークRAM(12)、ビデオRAM(13)、カラーパレットメモリ(14)、I/Oインタフェース(15)及びフロッピディスクインタフェース(16)が設けられる。I/Oインタフェース(15)には上述のCOMポート及びAUXポートが設けられ、またこのI/Oインタフェース(15)からは後述される如く各デコーダの同期をとるための同期制御信号が発生するようになされている。

表示用のビデオRAM(13)及びカラーパレットメモリ(14)の出力側にD/A変換回路(17)が設けられる。また、CPU(10)に対してCRTコントローラ(30)が設けられ、このCRTコントローラ(30)はCPU(10)からの描画コマンドに応じてD/A変換回路(17)に描画指示を与

える。そしてD/A変換回路(17)でD/A変換された信号がビデオ信号処理回路(18)で信号処理されてR、G、Bの色信号が形成され、これが表示器(19)に供給される。なおビデオRAM(13)のアドレス位置と表示器(19)のスクリーン上の画素の位置とは1対1対応とされている。

デコーダ(3A) ~ (3I)としては第3図に示すような構成のものが考えられる。すなわち同図において、(20)はCPUであって、このCPU(20)に対してシステムROM(21)、ワークRAM(22)、ビデオRAM(23)、カラーパレットメモリ(24)及びI/Oインターフェース(25)が設けられる。I/Oインターフェース(25)には上述のCOMポート及びAUXポートが設けられ、またこのI/Oインターフェース(25)には上述の同期制御信号が供給されるようになされている。

表示用のビデオRAM(23)及びカラーパレットメモリ(24)の出力側にD/A変換回路(26)が設けられる。また、CPU(20)に対してCRT

コントローラ(40)が設けられ、このCRTコントローラ(40)はCPU(20)からの描画コマンドに応じてD/A変換回路(26)に描画指示を与える。そしてD/A変換回路(26)でD/A変換された信号が図示せずビデオ信号処理回路で信号処理されてR、G、Bの色信号となり対応する表示器(4A) ~ (4I)の一つに供給される。つまり、デコーダの構成はフロッピディスクインターフェースと表示部がない以外はコントローラ(II)と同一構成でよく、勿論I/Oインターフェース(25)に対してキーボードやプリンタ等を配するようにしてもよい。

#### G. 画面の拡大縮小表示

次に画面の拡大縮小表示に付き、第4図及び第5図を参照して説明する。先ずステップ(イ)でプログラムを開始し、CPU(10)によりフロッピディスクインターフェース(16)を介してディスク(図示せず)にビット列で書き込まれている或る描画コマンドを読み出してワークRAM(12)

に展開し、ステップ(ロ)で描画コマンドのオペランドを解析して論理的(ユニット・スクリーン上)X-Y座標を計算し、第5図Aに示すように或る点の座標P(x, y)の値を求める。次にステップ(ハ)で求めた座標P(x, y)を $\alpha$ 倍(但し、 $\alpha$ は拡大縮小率で $\alpha \geq 0$ である)し、 $X = \alpha x$ 、 $Y = \alpha y$ より拡大縮小された結果の座標P'(X, Y)を求める。

ステップ(ニ)で求めたXの値が $0 \leq X \leq 1$ であるか否かを判断し、 $0 \leq X \leq 1$ でなければ描画できないので、ステップ(ト)に進んで終了する。 $0 \leq X \leq 1$ であればステップ(ホ)に進み、ここで求めたYの値が $0 \leq Y \leq 1$ であるか否かを判断し、 $0 \leq Y \leq 1$ でなければ描画できないので、ステップ(ト)に進んで終了する。 $0 \leq Y \leq 1$ であればステップ(ヘ)に進み、斯る座標情報をビデオRAM(13)の所定位置のアドレスに書き込む。このときビデオRAM(13)の所定位置のアドレスV-RAHaddは第5図Bに示すように $V-RAHadd = \alpha y X_{max} + \alpha x$ で決定される。つまり、第5図

BはビデオRAM (13) と1対1対応の表示器 (19) の表示面を表しており、 $X_{max}$  は例えば256個の画素を表わし、 $Y_{max}$  は200個の画素を表わしている。そして、第5図Bで $(\alpha x, \alpha y)$  で表わされる $P'$  点が拡大縮小された座標の描画される位置である。

このようにしてビデオRAM (13) に書き込まれた拡大縮小座標情報はCRTコントローラ (30) の制御のもとに読み出され、カラーパレットメモリ (14) からの色の強さを表わす情報を付加されてD/A変換回路 (17) でD/A変換されてビデオ信号処理回路 (18) に供給され、こゝでR、G、Bの色信号が形成され表示器 (19) に表示される。

また、ビデオRAM (13) より読み出された拡大縮小情報は各デコーダに対応したID (識別) 番号を付加されて、I/Oインターフェース (15) のAUXポートよりデコーダ (3A) ~ (3I) に供給される。各デコーダ (3A) ~ (3I) には自己のID番号の付加された情報を取り込んでデコードし、対応する表示器 (4A) ~ (4I) に表示される。

これにより全てのデコーダ (3A) ~ (3I) に与えられた情報が拡大情報であれば、表示器 (4A) ~ (4I) の全てを用いて一面大画面が得られ、縮小情報であれば表示器 (4A) ~ (4I) に夫々同じ単一画面が得られる。勿論その他の表示の仕方も自由であり、例えば表示器 (4A), (4B), (4D) 及び (4E) により中画面を表示し、その他は単一画面とする中画面と単一画面の組み合わせや、一面大画面表示後に単一画面を入れ込むことも可能である。

また、表示器 (4A) ~ (4I) で一面大画面を表示中に、コントローラ (1) の表示器 (19) で単一画面をモニタすることも可能である。

#### G. 拡大データ変換

次に、各デコーダに対応して原データを拡大表示データに変換する場合を第6図及び第7図を参照して説明する。先ずステップ (イ) でプログラムを開始し、フロッピディスクインターフェース (16) を介してディスクにビット列で書き込まれ

ている或る描画コマンドを読み出してワークRAM (12) に展開し、ステップ (ロ) で描画コマンドのオペランドを解析して論理的X-Y座標を計算し、 $P(x, y)$  の値を求める。

次にステップ (ハ) で $P'(nx-1, my-j)$  により拡大されたX-Y座標を求める。たゞし $n$  (横)  $\times m$  (縦) 画面構成の $(i, j)$  デコーダ用のデータである。こゝで $i, j$  は $i=0 \sim n-1, j=0 \sim m-1$  である。そして、ステップ (ニ) で $P'(nx-1, my-j)$  を用いて描画コマンドをエンコードする。つまり拡大されたX-Y座標を普通の描画コマンドに戻す。これによりデコーダ側では拡大を意識せず普通にデコードすれば結果として拡大表示が得られる。

ステップ (ホ) で全ての $(i, j)$  について計算したか、つまり全てのデコーダに対して拡大表示データの変換が行われたかを判断し、計算しなければステップ (ヘ) に進んで $i, j$  の値を変えて、上述同様の動作を繰り返す。そして全ての $(i, j)$  について計算がなされた時点でステッ

プ (ト) に進みプログラムを終了する。

因みに、 $n=3, m=3$  として3倍の拡大表示のデータ変換を第7図を用いて説明する。第7図において①~⑨はデコーダ (3A) ~ (3I) に対応し、 $(i, j)$  の $i$  を0, 1, 2,  $j$  を0, 1, 2となし、①のデコーダは $(0, 0)$ 、②のデコーダは $(1, 0)$ 、③のデコーダは $(2, 0)$ 、④のデコーダは $(0, 1)$ 、⑤のデコーダは $(1, 1)$ 、⑥のデコーダは $(2, 1)$ 、⑦のデコーダは $(0, 2)$ 、⑧のデコーダは $(1, 2)$ 、⑨のデコーダは $(2, 2)$  で表される。そして、 $P'(nx-1, my-j)$  を用いると、原データの座標 $P(x, y)$  は各デコーダに対して、次のように変換される。

- ①のデコーダ・・・ $P'(3x, 3y)$
- ②のデコーダ・・・ $P'(3x-1, 3y)$
- ③のデコーダ・・・ $P'(3x-2, 3y)$
- ④のデコーダ・・・ $P'(3x, 3y-1)$
- ⑤のデコーダ・・・ $P'(3x-1, 3y-1)$
- ⑥のデコーダ・・・ $P'(3x-2, 3y-1)$

⑩のデコード・・・P' (3x, 3y-2)

⑪のデコード・・・P' (3x-1, 3y-2)

⑫のデコード・・・P' (3x-2, 3y-2)

従って、(x<sub>1</sub>, y<sub>1</sub>) から (x<sub>2</sub>, y<sub>2</sub>) に向かって線を引く描画コマンドは、

⑩のデコードに対して (3x<sub>1</sub>, 3y<sub>1</sub>) から (3x<sub>2</sub>, 3y<sub>2</sub>) に向かう線

⑪のデコードに対して (3x-1, 3y) から (3x<sub>2</sub>-1, 3y<sub>2</sub>) に向かう線

⋮

⑫のデコードに対して (3x<sub>1</sub>-2, 3y<sub>1</sub>-2) から (3x<sub>2</sub>-2, 3y<sub>2</sub>-2) に向かう線  
に対応する。

こゝでID番号と(i, j)のデコードとの関係はID=jn+iで表される。例えば(0, 0)のデコードは0(⑩のデコード)、(1, 0)のデコードは1(⑪のデコード)・・・(2, 2)のデコードは8(⑫のデコード)の如くなる。

X-Y座標はn×m画面構成の(i, j)デコード用のデータである。そして、ステップ(ニ)でステップ(ハ)で求めた座標を $\frac{1-\alpha}{2}$ だけ原点方向にシフトした座標P'' ( $\frac{nx-1}{\alpha} - \frac{1-\alpha}{2}$ ,  $\frac{ny-j}{\alpha} - \frac{1-\alpha}{2}$ )を求める。

次にステップ(ホ)で全ての(i, j)について計算したか、つまり全てのデコードに対して上述の座標が求められたかを判断し、計算してなければステップ(ヘ)に進んでi, jの値を変えて、上述同様の動作を繰り返す。そして、全ての(i, j)について計算がなされた時点でステップ(ト)に進みプログラムを終了する。

第8図の動作に関連してデコード側の或る表示器の表示状態を第9図を用いて説明する。第9図において、aは表示器で表示できる物理的表示領域、bはボードとベゼル部分を含む表示器の枠である。従って、第9図では枠同士が隣接した2つ

#### G4.ベゼル補正

さて、1つの画面を複数個の表示器により表示する場合には表示器の枠(ベゼル)が問題となり、望ましくはこの枠があっても枠がないように複数個の表示器で画面を表示したい。つまり、複数個の表示器で1つの画面を表示する場合どうしても隣接する表示器の枠の所で段差が生じ、表示される画面が不自然なものとなる。そこでこれを解消する方法を次に第8図及び第9図を参照して説明する。先ず、ステップ(イ)でプログラムを開始し、フロッピディスクインターフェース(6)を介してディスクにビット列で書き込まれている或る座標を読み出してワークRAM(12)に展開し、ステップ(ロ)で描画コマンドのオペランドを解析して論理的X-Y座標を計算し、P(x, y)の値を求める。

次にステップ(ハ)でP' ( $\frac{nx-1}{\alpha}$ ,  $\frac{ny-j}{\alpha}$ )

により拡大されたX-Y座標を求める。こゝでαは表示率で0≤α≤1の関係にある。たゞしこの

の表示器を示している。第8図のステップ(ロ)でX-Y座標P(x, y)を求めると、これはデコード側の或る表示器の表示領域a内に表示される。また、cは2つの表示領域a内に描画された或る直線を表している。第8図のステップ(ハ)で拡大されたX-Y座標を求めると、これは図示せず第9図Aに破線dで示す拡大された仮想的な表示枠内に表示される。そして、この拡大された仮想的な表示枠を第9図Bに示すように原点方向に $\frac{1-\alpha}{2}$ だけシフトする。そのときの座標が第8図のステップ(ニ)で求める座標である。すると、仮想的な表示枠は第9図Bからもわかるように実際の枠bに略々一致するようになる。このとき、第9図Aで示されていた直線cは第9図Bでは少し下った位置に表示される。しかし、左側の表示領域b内の直線cと右側の表示領域b内の直線cの直線性は維持されたまゝである。つまり、隣接する表示器の枠で段差が生じることがない。

## G. I D 番号の割付け

次に各デコードに I D 番号を割付ける手順を第 10 図及び第 11 図を参照して説明する。まず、ステップ (イ) でプログラム開始し、ステップ (ロ) でデコード (3A) はコントローラ (1) より第 10 図に示すような I D 割り付けのデータシーケンスが送られているかをチェックする。ステップ (ハ) でデコード (3A) はコントローラ (1) より送出されてくる情報が I D 割り付けデータシーケンスか否かを判断し、そうでなければステップ (ヘ) に進んでプログラムを終了し、そうであれば当該データシーケンスに含まれる I D 番号を自己の I D 番号として記憶保存する。そして初期設定される。

次にデコード (3A) はステップ (ホ) で自己の I D 番号を 1 つインクリメントとして次段のデコード (3B) の I D 番号として A U X ポートに出力し、ステップ (ヘ) にてプログラムを終了する。

同様にデコード (3B) はデコード (3A) より供給された I D 番号を自己の I D 番号として記憶保存し、初期設定される。そしてデコード (3B) は

(15) から出力される同期制御信号を他方のレベル例えばハイレベルにする。ステップ (ホ) でプログラムを終了する。

一方、デコード (3A) ~ (3I) は各々ステップ (イ) でプログラム開始し、ステップ (ロ) で C O M ポートよりデータを受信する。ステップ (ハ) で受信データを A U X ポートに出力する。ステップ (ニ) でコントローラ (1) の I / O インターフェース (15) より各デコードの I / O インターフェース (25) に供給されている同期制御信号がハイレベルか否かを判断し、ハイレベルでなければすなわちローレベルであればステップ (ロ) へ戻り、ハイレベルであればステップ (ホ) に進んでデータをデコード開始する。ステップ (ヘ) で、データ終了か否かを判断し、データ終了でなければステップ (ニ) へ戻り、データ終了であればステップ (ト) に進んでプログラムを終了する。

つまり、デコード (3A) ~ (3I) はコントローラ (1) からの同期制御信号がローレベルの間はデータを取り込むだけでデコードは行われず、同期制

自己の I D 番号を 1 つインクリメントとして次段のデコード (3C) の I D 番号として A U X ポートに出力する。以下 (3D) ~ (3I) に付いても同様の動作が順次行われ、全てのデコード (3A) ~ (3I) に対する I D 番号の割り付けが終了する。

## G. 外部同期

次に各デコードに外部同期をかける場合、つまりコントローラ (1) からの同期制御信号によりデコード (3A) ~ (3I) を一斉に駆動させる場合を第 12 図及び第 13 図を参照して説明する。第 12 図はコントローラ (1) の動作で、第 13 図はデコード (3A) ~ (3I) の動作である。まず、ステップ (イ) でプログラム開始し、ステップ (ロ) でコントローラ (1) は I / O インターフェース (15) から出力される同期制御信号を一方のレベル例えばローレベルとする。次にステップ (ハ) でコントローラ (1) はデコード (3A) ~ (3I) に対して全てのデータを送る。ステップ (ニ) でコントローラ (1) は全てのデータ送信完了後に I / O インターフェース

御信号がハイレベルになると一斉にデコード開始する。

## G. フローコントロール

次に直列接続されたデコードのデータのオーバーフローが検出されたら、前段のデコードに対してデータ出力の停止を命令するフローコントロールの手順を第 14 図及び第 15 図を参照して説明する。まず、第 14 図においてコントローラ (1) は C O M ポート及び A U X ポートに対してワーク R A M (12) 上に夫々送信バッファ T C 及び受信バッファ T R と送信バッファ T A 及び受信バッファ R A を有しており、こゝでは A U X ポート側の送信バッファ T A 及び受信バッファ R A のみを示している。また、各デコードも C O M ポート及び A U X ポートに対してワーク R A M (12) 上に夫々送信バッファ T C 及び受信バッファ R C と送信バッファ T A 及び受信バッファ R A を有している。そして、コントローラ (1) の A U X ポートの送信バッファ T A のデータはデコード (3A) の C O M ポートの受信

バッファRCに伝送され、デコーダ(3A)のCOMポートの送信バッファTCのデータはコントローラ(I)のAUXポートの受信バッファRAに伝送される。つまり双方向伝送とされている。また、デコーダ(3A)のAUXポートの送信バッファTAのデータはデコーダ(3B)のCOMポートの受信バッファRCに伝送され、デコーダ(3B)のCOMポートの送信バッファTCのデータはデコーダ(3A)のAUXポートの受信バッファRAに伝送される。つまり、この場合も双方向伝送とされている。その他のデコーダ間でも同様に双方向伝送できるようになされている。

このような構成において、いま、一例としてデコーダ(3A)～(3C)の間の動作を第15図に従って説明する。ステップ(イ)でプログラムが開始してステップ(ロ)でデコーダ(3B)のCOMポートの受信バッファRCがフルになったか否か、すなわち受信バッファRCがオーバーフローとなったか否かが判断され、フルになるとステップ(ハ)でデコーダ(3B)のCOMポートの送信バッファ

TCに送信停止信号X offを出力する。この送信停止信号X offは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を停止する。ステップ(ロ)でフルになってなければステップ(ニ)に進む。

ステップ(ニ)でデコーダ(3B)のAUXポートの受信バッファRAがフルになったか否か判断され、フルになるとステップ(ホ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号X offを出力する。この送信停止信号X offは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デコーダ(3C)はデコーダ(3B)へのデータの転送を停止する。ステップ(ニ)でフルになってなければステップ(ヘ)に進む。

ステップ(ヘ)でデコーダ(3B)のCOMポートの送信バッファTCに送信停止信号X offを出力した状態か否かを判断し、出力した状態であればステップ(ト)に進む。ステップ(ト)でデコ

ーダ(3B)のCOMポートの受信バッファRCに空きがあるか否かを判断し、空きがあればステップ(ル)でデコーダ(3B)のCOMポートの送信バッファTCに送信再開信号X onを出力する。この送信再開信号X onは前段のデコーダ(3A)のAUXポートの受信バッファRAで受信され、デコーダ(3A)はデコーダ(3B)へのデータの転送を再開する。ステップ(ヘ)で送信停止信号X offが出力されずまたステップ(ト)で受信バッファRCに空きがなければステップ(リ)に進む。

ステップ(リ)でデコーダ(3B)のAUXポートの送信バッファTAに送信停止信号X offを出力した状態か否かを判断し、出力した状態であればステップ(ヌ)に進む。ステップ(ヌ)でデコーダ(3B)のAUXポートの受信バッファRAに空きがあるか否かを判断し、空きがあればステップ(ル)でデコーダ(3B)のAUXポートの送信バッファTAに送信再開信号X onを出力する。この送信再開信号X onは後段のデコーダ(3C)のCOMポートの受信バッファRCで受信され、デ

コーダ(3C)はデコーダ(3B)へのデータの転送を再開する。そしてステップ(ヲ)でプログラムを終了する。また、ステップ(リ)で送信停止信号X offが出力されずまたステップ(ヌ)で受信バッファRAに空きがなければステップ(ヲ)に進んでプログラムを終了する。

コントローラ(I)とデコーダ(3A)及び各デコーダ間でも同様の動作が可能である。

#### H 発明の効果

上述の如くこの発明によれば、情報発生手段からの情報を直列接続の複数個のデコーダでデコードし、対応する複数個の表示器で表示するようにしたので、ビデオテックス画像の一面大画面が容易に実現できる。また、従来のビデオのマルチ画像に比べて画像作成上の制約が少なく、安く、早く新しい情報を作ることができ、メンテナンスの費用が安い。また、既存のビデオテックス画像データ/外部データの画像がそのまま利用できる。また、表示器(モニタ)の数はセンタ(コントロ

ーラ)のソフトウェアにより自由に設定できるので、将来の拡張、異なったユーザのニーズに柔軟に対応できる。更にNAPLPS(PDI)による画面作成過程の面白さ、デコード後のデータをためておき、一括大画面作成可能、及び画面の表示順序、単位の面白さ等画面構成の面白さが演出できる。また、作った画像(データ)はそのまゝNAPLPSデータベースに利用できる。

#### 画面の簡単な説明

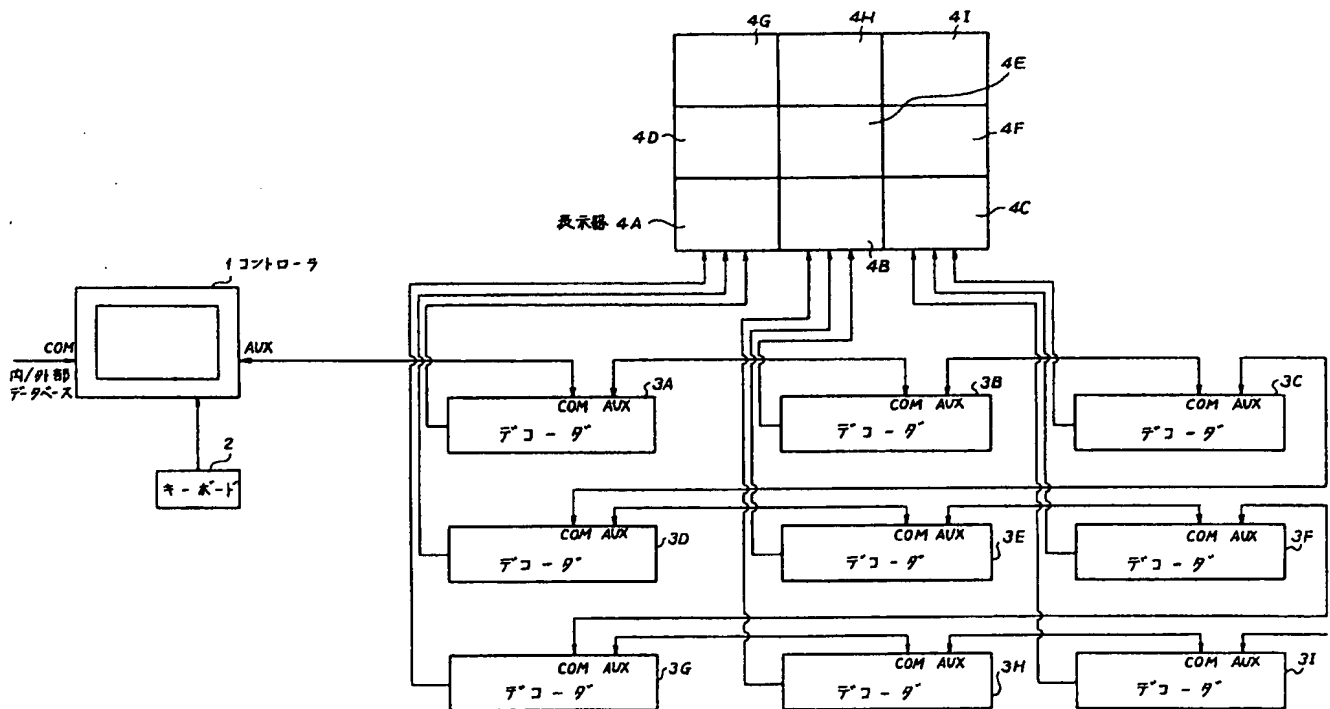
第1図はこの発明の一実施例を示す構成図、第2図は第1図で使用されるコントローラの一例を示す構成図、第3図は第1図で使用されるデコードの一例を示す構成図、第4図及び第5図は夫々画面の拡大縮小表示の説明に供するためのフローチャート及び線図、第6図及び第7図は夫々拡大データ変換の説明に供するためのフローチャート及び線図、第8図及び第9図は夫々ベゼル補正の説明に供するためのフローチャート及び線図、第10図及び第11図は夫々ID番号の割付けの説明に供するためのフローチャート及び線図、第12図及

び第13図は夫々外部同期の説明に供するためのフローチャート、第14図及び第15図は夫々フローコントロールの説明に供するための構成図及びフローチャートである。

(1)はコントローラ、(2)はキーボード、(3A)～(3I)はデコード、(4A)～(4I)は表示器である。

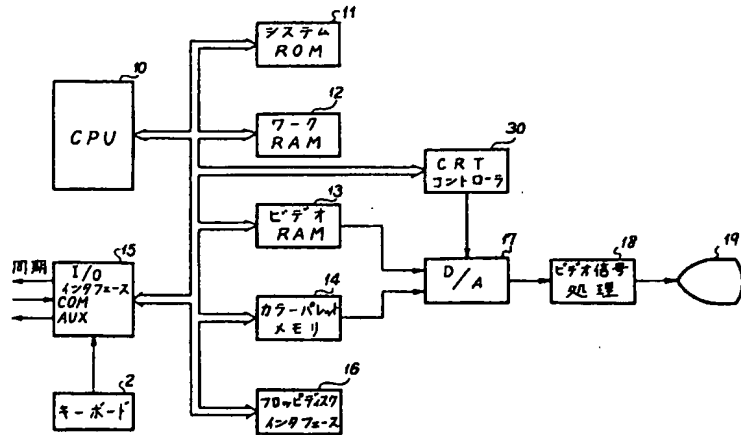
代理人 伊藤 貞

同 松隈 秀盛

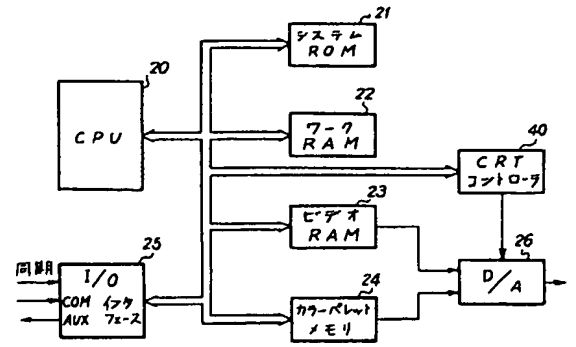


全体の構成図

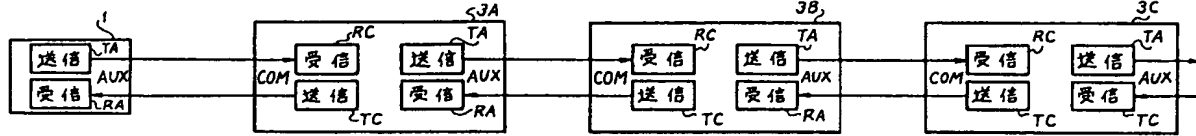
第1図



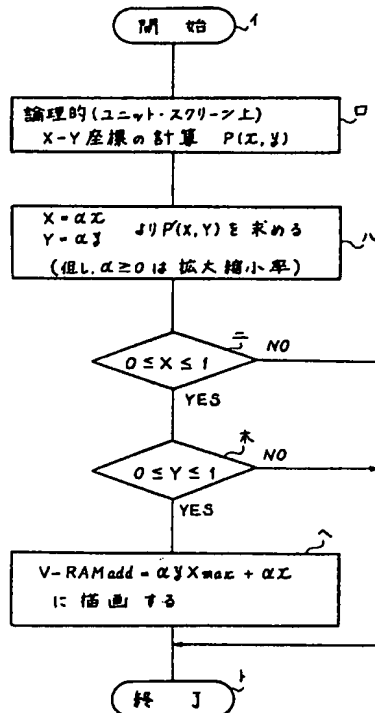
コントローラの構成図  
第2図



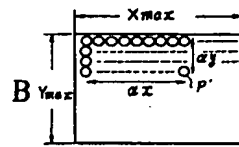
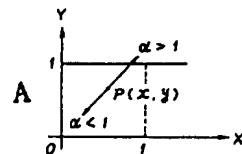
デコーダの構成図  
第3図



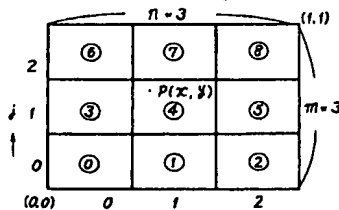
フローコントロール説明図  
第14図



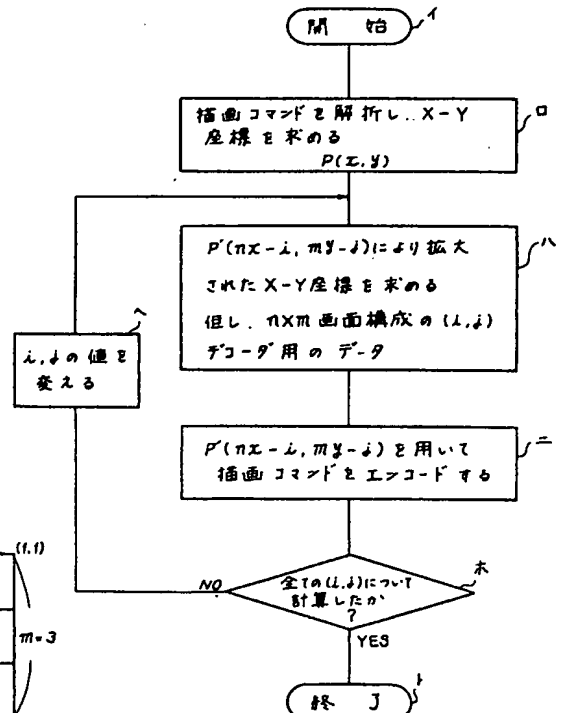
フローチャート  
第4図



拡大表示説明図  
第5図



拡大データ変換説明図  
第7図



フローチャート  
第6図

